

ELECTRODE FORMING METHOD**Patent number:** JP2079308**Publication date:** 1990-03-19**Inventor:** WATABE HIROSHI**Applicant:** SEIKO EPSON CORP**Classification:**

- international: G02F1/1343; G02F1/155; G09F9/30; H05K3/04; H01B5/14;
G02F1/01; G02F1/13; G09F9/30; H05K3/02; H01B5/14; (IPC1-
7): G02F1/1343; G02F1/155; G09F9/30; H01B5/14; H05K3/04

- european:**Application number:** JP19880230906 19880914**Priority number(s):** JP19880230906 19880914

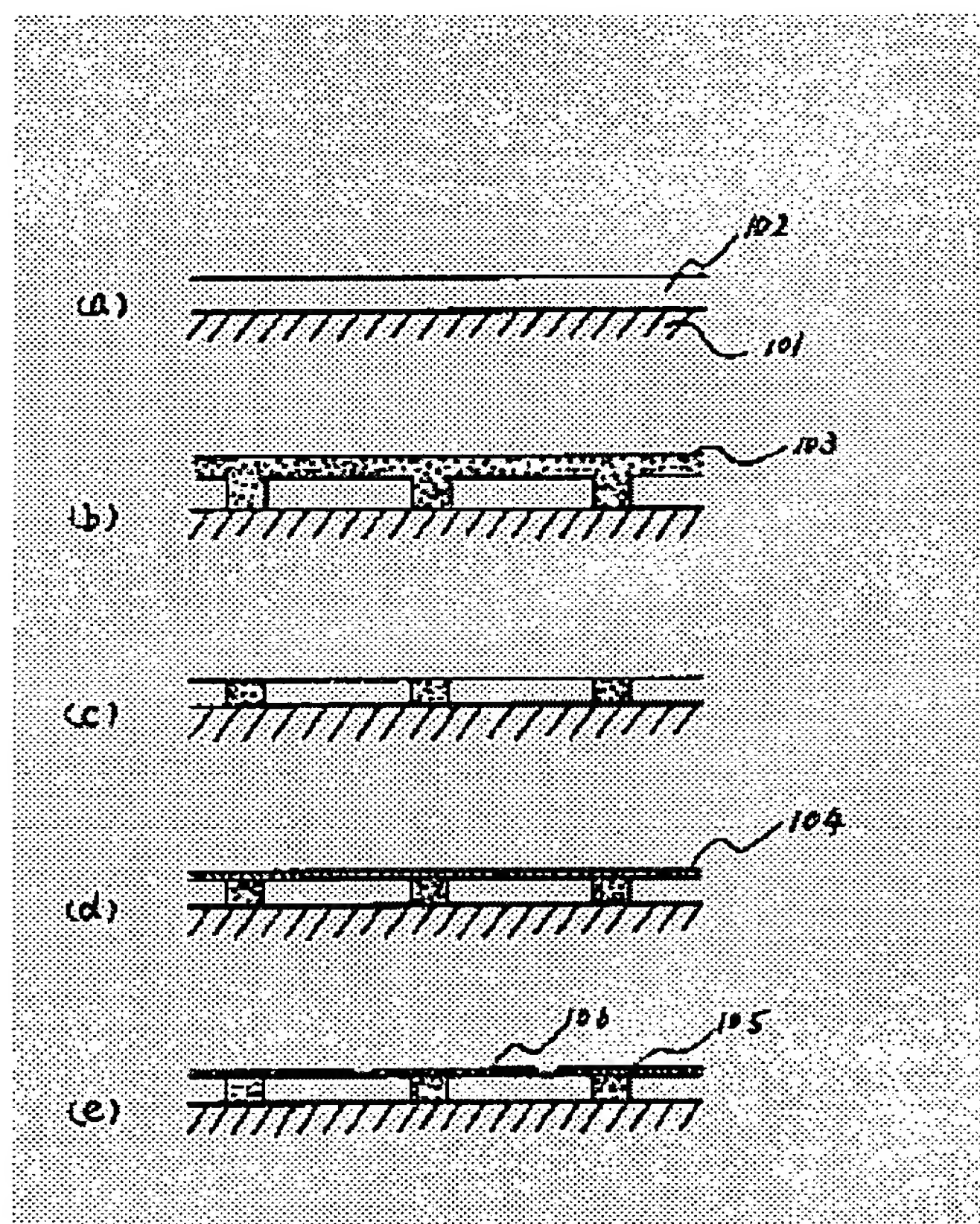
Report a data error here

Abstract of JP2079308

PURPOSE:To facilitate manufacture by coating grooves and a resin layer with conductive resin, polishing and grinding them in such a way as to expose the conductive resin in the grooves, and selectively forming transparent conductive film over the entire conductive resin and the resin layer.

CONSTITUTION:A resin layer 102 is formed on a substrate 101 by a screen printing technique. Over grooves serving as auxiliary electrodes formed with a photo-etching scheme, a conductive paste layer 103 is coated and calcined by the screen printing technique. The paste layer 103 is polished so as to be removed from portions other than the grooves, thereby obtaining the auxiliary electrodes.

Furthermore, a transparent conductive film 104 made of ITO is formed by a sputtering or depositing process so as to be formed into a desired pattern with the photo-etching scheme, thereby obtaining transparent electrodes 106 having the auxiliary electrodes 105. Consequently, manufacture becomes easy.



Data supplied from the esp@cenet database - Worldwide

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-79308

⑤Int. Cl. ⁵	識別記号	庁内整理番号	④公開 平成2年(1990)3月19日
H 01 B 5/14		B 7826-5G	
G 02 F 1/1343		7370-2H	
1/155		7428-2H	
// G 09 F 9/30	3 3 7	8838-5C	
H 05 K 3/04		A 6921-5E	

審査請求 未請求 請求項の数 1 (全2頁)

⑭発明の名称 電極形成方法

⑰特 願 昭63-230906

⑱出 願 昭63(1988)9月14日

⑲発 明 者 渡 部 寛 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑳出 願 人 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号

㉑代 理 人 弁理士 鈴木 喜三郎 外1名

明 細 書

1. 発明の名称

電極形成方法

2. 特許請求の範囲

基板上に樹脂層を形成した後、該樹脂層に選択的に溝部を設け、該溝部および前記樹脂層上に導電性樹脂を塗膜し、さらに該溝部の導電性樹脂が露出するように研磨・研削加工を施し、しかる後前記導電性樹脂および前記樹脂層の全面に透明導電膜を選択的に形成したことを特徴とする電極形成方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は低抵抗な配線抵抗を必要とする電子部品の分野に利用される電極形成方法に関する。

〔従来の技術〕

従来、透明な導電膜は酸化スズや酸化スズ及び

酸化インジウムの混合物を蒸着法や溶液法及びスパッター法など薄膜形成する事により得られて来た。しかし、低抵抗化を図ろうとする際、厚膜化すると透過率が下がりしかもホットエッチング性が低下する傾向もあり、数 Ω/cm^2 のシート抵抗程度が限界であった。そこで低抵抗化を図る為に従来透明電極の一部に金属の補助電極を形成する方法が試みられていた。

〔発明が解決しようとする課題〕

しかし、前述のように金属膜を補助配線として用いる場合に、金属膜の厚膜を蒸着やスパッターで形成したり微細のエッチング加工を施す事が生産コストを高める為、実用性に乏しかった。そこで、本発明は前記した課題を解決するものであり、その目的とするところは、安価で製造が容易な電極形成方法を提供することにある。

〔課題を解決する為の手段〕

本発明の電極形成方法は、基板上に樹脂層を形成した後、該樹脂層に選択的に溝部を設け、該溝部および前記樹脂層上に導電性樹脂を塗膜し、さ

特開平 2-79308(2)

らに該溝部の導電性樹脂が露出するように研磨・研削加工を施し、しかる後前記導電性樹脂および前記樹脂層の全面に透明導電膜を選択的に形成したことを特徴とする。

【実施例】

本発明の電極形成法の一実施例を第1図(a)～(e)に示す。第1図(a)では基板101上に樹脂層102をスクリーン印刷により形成し、ホットエッチング法により補助電極部に対応する溝形成を行ない、第1図(b)のように導電性ペースト層103をスクリーン印刷により塗膜し焼成する。その後第1図(c)のように、溝部以外の導電ペースト層103を取り除くべく研磨加工を施して、補助電極を形成する。その後第1図(d)のように該基板表面にスパッター法か蒸着法によりITOの透明導電膜104を形成し、その膜をホットエッチング法により所望のパターンに加工する事により、第1図(e)に示すような補助電極105を有する透明電極106を得る事が出来た。

3

液晶表示装置やその他の電子部品に用いられる電極に適用できるものである。

【発明の効果】

本発明により、真空プロセス等を用いない低コストな補助電極を有する透明電極を得る事が出来る。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す図。

- 101・・・基板
- 102・・・樹脂層
- 103・・・導電性ペースト層
- 104・・・透明導電膜
- 105・・・補助電極
- 106・・・透明電極

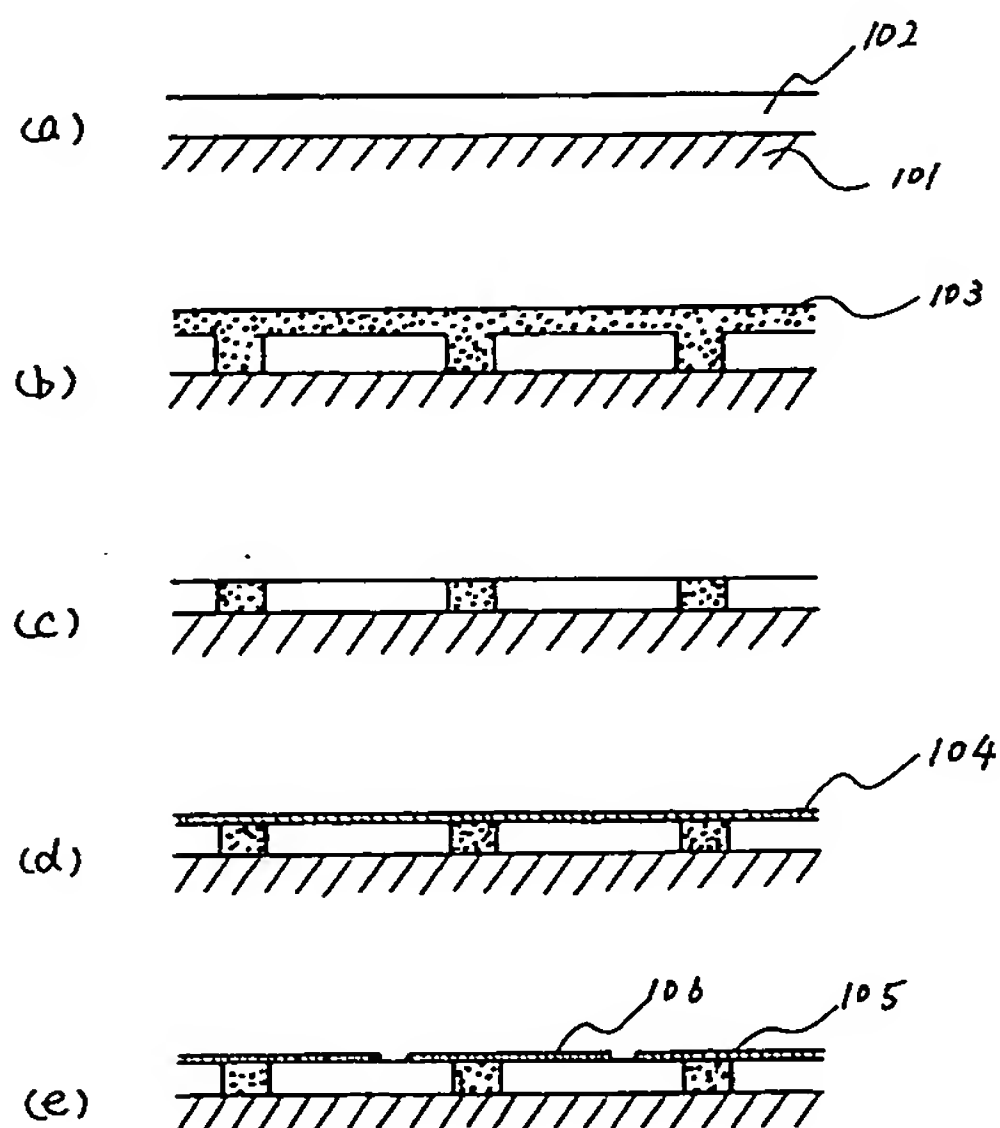
以 上

出願人 セイコーエプソン株式会社
代理人 弁理士 鈴木 喜三郎(他1名)

実際に使用した材料は基板101はバイレックスガラスであり、樹脂層102には感光性ポリイミド前駆体のバイメル(旭化成工業株式会社製)F-2244を用いスクリーン印刷によって約30μmの膜を形成乾燥後に補助電極パターンを有するホトマスクを密着させ紫外線照射後、現像液A-100(旭化成工業株式会社製)を用いて現像し、洗浄・焼成により補助電極用の溝形成を行なった。導電ペーストはFA-707(藤倉化成株式会社)を用いスクリーン印刷した後、セリウム粉による研磨加工及びアルミナ粉による研磨仕上げ加工を施し補助電極を形成した。このようにして形成した補助電極は厚さ10μmのもので $2 \times 10^{-4} \Omega \text{cm}$ の体積抵抗率を有しており、375μm幅で $25 \Omega / \text{cm}^2$ のITO電極にこの75μmの補助配線を設ける事により、 $1.2 \Omega / \text{cm}^2$ のシート抵抗に相当する電極が形成出来た。

以上のように形成された電極は、製造方法が容易であり配線抵抗を低くすることができるので、

4



第 1 図